

CSE303 Logic Design II – Assignment 01

#	Student ID	Student Name	Grade (10)
-			

Delivery Date	
---------------	--

<p>1. يتم تسليم التمرين محلولا في خلال أسبوع من تاريخ التمرين، و يتم حذف درجتين من التمرين عن كل أسبوع تأخير</p> <p>2. يتم التسليم لمعيد المقرر مباشرة (على موقع courses.acufoc.net)</p> <p>3. تتم أجابه التمرين في نفس ورق الأسئلة</p>

Q1	<p>7.14 Using AND and OR gates, find a minimum circuit to realize</p> $f(a, b, c, d) = M_0 M_1 M_3 M_{13} M_{14} M_{15}$ <p>(a) using two-level logic (b) using three-level logic (12 gate inputs minimum)</p>
Sol 1	<p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p> <p>.....</p>



Faculty of Engineering

Q2

7.16 Realize the following functions using AND and OR gates. Assume that there are no restrictions on the number of gates which can be cascaded and minimize the number of gate inputs.

(a) $ABC' + ACD + A'BC + A'C'D$

(b) $ABCE + ABEF + ACD' + ABEG + ACDE$

Sol 2

Dotted lines for solution input.

